

特開平6-162680

(43)公開日 平成6年(1994)6月10日

(5)IntCl. <sup>5</sup> G11B 20/14 H03L 7/06	識別記号 351 A	庁内整理番号 8322-5D	F I	技術表示箇所
		8730-5J	H03L 7/06	A

審査請求 未請求 請求項の数7(全12頁)

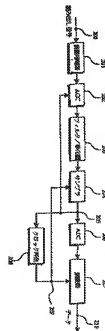
(21)出願番号 特願平5-200578	(71)出願人 592165118 シリコン システムズ インコーポレーテッド アメリカ合衆国 92680-7022 カリフォルニア州 ツーステン マイフォード ロード 14351
(22)出願日 平成5年(1993)8月12日	(72)発明者 ツワシ バン アメリカ合衆国 92714 カリフォルニア州 アーヴィン ウインドウッド 9
(31)優先権主張番号 07/930,718	(73)発明者 リチャード ジー. ヤマサキ アメリカ合衆国 90505 カリフォルニア州 トーランス アドルフ アヴェニュー 23113
(32)優先日 1992年8月14日	(74)代理人 弁理士 南條 眞一郎
(33)優先権主張国 米国(US)	

(54)【発明の名称】 クロック再生装置及びRLLチャネルクロック再生方法

## (57)【要約】

【目的】 閉ループクロック再生構成と簡略化解読アルゴリズムを用いた改良RLLチャネルを得る。

【構成】 先行技術のPRMLシステムに見られた磁気非直線問題をなくすため、RLL(1,7)コードを用いる。理想的な波形に近づけるためアナログデータ信号を増幅し、フィルタし、等化する。この信号をサンプリングして2進データに解読する。クロック再生回路は連続するサンプル点の中心に信号ピークがくるようにアナログデータをサンプリングするよう設計されている。したがって、近くのサンプル値を直接比較することにより位相エラーを検出することが可能になる。位相エラーはあとに続く各サンプルのためのクロック信号を調整するために使われる。本発明の解読アルゴリズムでは便利な近似を行うことにより決定関数の複雑さ及び必要な先読みサンプル数が減少した。先読みサンプル数の減少により、等化失敗によるシステムへの影響を小さくすることができる。



1

## 【特許請求の範囲】

【請求項1】 アナログ入力信号をクロック信号により不連続に逐時にサンプリングし、前記アナログ入力信号を符号化された2進データとするサンプリング手段と；前記サンプリング手段からのサンプリングに基づくデジタル出力列を発生させるための解読手段と；前記クロック信号を送るために前記サンプリング手段と前記解読手段に結合され、連続するサンプルの信号レベル間の差を決定するための手段を含むクロック再生手段と；を具えるクロック再生装置。

【請求項2】 前記サンプリングされたアナログ信号の信号ピークの発生及びその正または負方向により決定されるスケージングファクタにより前記の差をスケージングするためのスケージング手段と；信号レベルにおける前記の差に依存する出力周波数を有し前記クロック信号を発生させる電圧制御発振器と；をさらに具える請求項1記載のクロック再生装置。

【請求項3】 前記サンプルをデジタル値に変換するアナログ／デジタルコンバータをさらに具える請求項1記載のクロック再生装置。

【請求項4】 前記アナログ信号が理想的な波形にさらに近づくように前記アナログ信号を調整するための等化器をさらに具える請求項1記載のクロック再生装置。

【請求項5】 サンプリング前に前記アナログ信号から望ましくない周波数成分を除去するためのフィルタをさらに具える請求項1記載のクロック再生装置。

【請求項6】 前記アナログ信号を所定のレベルに保つために前記アナログ入力信号と前記サンプリング手段に接続された自動利得制御回路をさらに具える請求項1記載のクロック再生装置。

【請求項7】 アナログ信号をサンプリングする段階と；信号レベルの差を測定するために少なくとも2つの連続したサンプルの信号レベルを比較する段階と；可変周波数発振器の位相と周波数を前記信号レベル差とその前の周波数の関数として変化させる段階と；前記発振器の位相と周波数にしたがって前記サンプリング工程をトリガする段階と；を具えるRLLチャネルクロック再生方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はチャネル内の信号処理の分野に関するものであり、特に磁気記録チャネル内の信号処理に関するものである。

【0002】

【従来の技術】 磁気ディスクやテープなどの磁気記録装置では記録ヘッドは磁性面への情報の書き込み及び磁性面からの情報の読取りを行うために用いられる。典型的な回転媒体に基づいた記録システムではデータは磁気ディスク上の一連の同心円状の「トラック」に記録される。これらのトラックはディスク面の磁化方向の変化を検出

2

するリード／ライトヘッドによりアクセスされる。リード／ライトヘッドがヘッド位置決めサーボ機構の制御によりディスク上で半徑方向に前後に動くことにより、選択された1つのトラック上にリード／ライトヘッドを選択的に位置させることができる。あるトラックの上に來るとサーボ機構によりヘッドは選択されたトラックの中心線に続く経路を辿る。

【0003】 一般に、誘導性記録ヘッドは高透磁率の磁性材料でできており、導線で数回巻いたスリットロッドで構成されている。このロッドにはギャップがありこれが磁気記録面上のデータトラックの上のある位置に置かれる。記録するには導体の巻線に電流を発生させ、ロッド内の磁場を変化させる必要がある。ギャップの位置では境界の大きさは記録装置の磁性材料に充分深く記録されるほど大きな。境界の大きさはギャップから離れると急激に低下する。導体巻線に流れる電流を操作することによりギャップにおける磁場の大きさや方向を調整して、記録装置の磁性面に情報を符号化することができる。外側と内側の境界のパターンはヘッドと記録面が互いに関係しながら動く時に形成される。このパターンは、極性に変化する一連の極磁石のものと似ている。極性の変化は記録面の磁束の変化として検取可能である。検取モードでは磁気記録面がヘッド内のギャップを通過して動いたため、記録面の境界はギャップで探知され、磁束の変化率に比例した電圧がコイル内に発生する。検取チャネルはこのアナログ電圧信号を処理してデジタルデータを得る。

【0004】 磁気記録装置は入ってくる読取り信号を処理するためにアナログピーク検出を用いることがある。しかし、記録密度が上昇するとアナログピーク検出法は隣接するパルス間のシンボル間干渉（Inter-symbol Interference: ISI）が大きくなるだけ信頼性が低くなる。また、部分的応答最大値度（Partial Response Maximum Likelihood: PRML）チャネルは記録密度を増加させることができる。しかし、この方法では、読取り信号が非常によく等化されていることが必要で、またコードも現在広く使われているRLL（1, 1）走行長制限（Run Length Limited）コードとは完全に独立していることが必要である。さらに重要なのは1インチあたりに必要な磁束変化数が、同じ密度の（1, 7）コードの場合より50%も高いことである。したがって、PRMLシステムでは磁気非直線性問題がさらに重大でまた記録密度が高い場合は使用不可能になることもある。

【0005】 RLLコードは変化と変化の間に起こるクロックサイクル数に上限を設けるため便利である。クロック再生がこれらの変化発生に基づいているためこの上限は非常に重要である。たとえば、データシーケンス中に「0」が延々と続くと変化は発生せず、クロック再生回路にはそのトラッキングを同期させるための入力パルスがない。この状態ではデータ再生タイミングが位相か

らはずれることもある。このため、RLLコードは正確なタイミング位相と周波数を保つためにクロック再生回路に充分な変化を確実に起こすために使用される。RLL(1, 7)コードの特徴は連続する“1”の間に最低限1個の“0”と最大7個の“0”があることである。個々の“1”が変化を表わし、個々の“0”が変化がないことを表わすNRZI (Non Return Zero Inverted) 形式では、RLL(1, 7)コードはクロック再生の目的には充分である。また、連続する“1”の間に最低1個の“0”を挿入することにより変化を区別することができる。

【0006】RLLコードを使用し記録密度が高くて検出限界を改善できるような信号処理方法が望ましい。パテル(A. M. Patel)の論文:「データ記録製品のための新しいデジタル信号処理チャネル(A New Digital Signal Processing Channel for Data Storage Products)」(「磁気記録会議録(Digest of the Magnetic Recording Conference)」, 1991年6月、E8-E7ページ。)及びパテルが取得した米国特許No. 4,845,538に上記の目標を達成するためのML(1, 7)チャネルが述べられている。

【0007】パテルによるチャネルのブロック図を図1に示す。読取りヘッドから発生するアナログ読取り信号は前置増幅器111で増幅され、高周波ノイズ成分を除去するためにフィルタ112に送られる。フィルタされた信号は次にフェーズロックループクロック回路113と遅延回路114に送られる。遅延回路114は遅延信号をアナログ/デジタルコンバータ(ADC)115に送り、ここで信号がデジタル化される。デジタル化された信号はさらに望ましい波形を得るために等化器116を送り、その結果が解読器118に送られる。解読器118は解読アルゴリズムによってデジタルデータ信号119を発生させる。このアナログ/デジタルコンバータ115と解読器118は、フェーズロックループクロック回路113で発生されたクロック信号117によりクロックされる。

【0008】ML(1, 7)チャネルにはいくつかの欠点がある。サンプルデータから読取りクロックを直接求めるのは難しい。パテルは従来のピーク検出チャネルはフェーズロックループにタイミング基準を与えるために使われており、ピーク検出チャネルとML(1, 7)チャネルの間のタイミングのずれを相殺するために可変遅延回路が必要であると述べている。この方法は開ループという特性があるためこの方法では非常に正確なタイミングを得ることはできない。また、遅延回路は高価でモノリシック集積回路への利用には不適当である。その他の短所としては、解読間隔に5つのサンプル値が含まれるので特定のデータパターンでエラーが蓄積するため等化誤りを発生しやすいことあげられる。

【0009】チャネルの解読動作に多数のサンプル値が

含まれるため等化器には厳格な条件が求められる。解読機能はサンプル値と予想される波形を適合させるものであるため、等化器は信号をこの予想される波形に合わせる必要はない。サンプル数が少ないと等化器にかかる負担は小さくなり、したがって、物理的に実現しやすくなる。

【0010】図7は先行技術のピーク検出クロック再生回路を示している。入力信号700は、図1のフィルタ112の出力を表している。入力信号700はブロック701に送られそこで時間に対応するその微分値が信号702として発生する。しかし、この微分値発生のための回路はノイズが多い。したがって、図7には加算器704内の微分値702に加算されるノイズ信号703からなるノイズエラーモデルが含まれている。その結果、微分値信号にノイズが重畳された信号705はゼロクロス検出器708に送られる。理想的には、入力信号700が正または負のピークに達した時にゼロクロス検出器に送られる微分値入力力が正確にゼロで、この検出器の出力である信号707が“1”である。しかし、実際の信号705内のノイズのためゼロが発生し、ノイズエラーの大きさにより直線にはならない。

【0011】ブロック708には入力信号700が許容最低閾値に達しているかどうかを示す閾値比較器がある。信号がある一定の正の閾値以上の場合またはある一定の負の閾値以下の場合信号708が出力される。ANDゲート710は信号707と709の両方が出力された時のみライン711に“1”を出力する。閾値比較器708の存在により信号700内のノイズにより起こる小さなピークが信号変化として誤って解釈されることが防止される。信号711はピークを示す。この「ピーク検出」信号は信号711を受け取るための位相検出器731と、位相検出器731の出力をフィルタするループフィルタ732と、フィルタの出力により制御された位相検出器のフィードバックに接続されている電圧制御発振器(VCO)733から構成される機構フェーズロックループ712に送られる。VCOの出力117はシステムのクロック信号となる。

【0012】

【発明の概要】本発明は開ループクロック再生法と簡略化した解読アルゴリズムを使用する改良RLLチャネルに関するものである。先行技術のPRMLシステムに見られた過剰非直線性問題を低減するためRLL(1, 7)コードを用いている。本発明の好ましい実施例ではアナログデータ信号を増幅し、フィルタし、等化し、理想的な波形に近づける。この信号は次にサンプリングされた2進データに接続される。

【0013】クロック再生回路は信号ピークが連続するサンプル点の中心に出来るようにアナログデータをサンプリングするよう設計されている。このため、隣接するサンプル値を直接比較することにより位相エラーを検出す

ることができる。位相エラーは次のサンプルのためにクロック信号を調整するのに使用される。

【0014】本発明の解読アルゴリズムでは近似を行うことにより決定間数の複雑さ及び必要な先読みサンプル数も削減できる。先読みサンプル数の削減により等化誤りに対するシステムの感度を低くすることができる。

【0015】

【実施例】RLLチャネル内でサンプル値を処理する方法について説明する。以下の説明では本発明をさらに詳細に説明するために離断にわたって述べる。しかし、技術精通者であればこれらの細部がなくても本発明を実施することができる。その他の点では本発明の明確さを保つためよく知られた特徴については詳しい説明は行わなかった。

【0016】本発明の実施例は磁気記録システム内のデータ再生用の読取りチャネルの一部として用いられる。RLL(1, 7)符号化データはアナログパルス列として読取りチャネルに送られる。このアナログ信号はさらに理想的な信号にするために処理され、2進データに解読される前にサンプリング、デジタル化される。本発明は閉ループタイミング再生システムを用いている。タイミング回路にフィードバックを組み込むことにより先行技術の開ループシステムの場合より優れたクロック再生回路のトラッキング能力が得られる。

【0017】本発明のクロック再生回路はデータサンプルからのサンプルデータ値を受取り隣接するサンプルと信号レベルを直接比較する。本発明のサンプリング点は典型的なピーク検出方法と比較して1/2クロックサイクルずらされている。このため、位相比較器はクロック再生回路とデータチャネルの間のタイミングのずれを解消するためのプログラマブル遅延線を必要とすることなく隣接するサンプルを直接扱うことができる。サンプリングされた信号レベルの差は位相エラーの量を表している。位相エラーはフェーズロックループ内にある電圧制御発振器(VCO)の周波数を制御するために使われる。VCOの出力信号はデータのサンプリングと解読のクロックとして使用される。このように、データサンプルとクロック再生回路との間にフィードバックが行われる。フィードバックループは位相エラーを最小にするよう設計されている。

【0018】図2は本発明の実施例のブロック図である。読取り信号200が磁気読取りヘッドなどの信号源で生成され前置増幅器201に送られる。増幅された信号は自動利得制御増幅器(AGC)202に送られ、サンプリングに望ましいレベルになるよう増幅される。信号はフィルタ203を通過し望ましくない周波数成分が除去される。等化器の役割は読取りパルスを望みの波形にすることである。

【0019】フィルタ203の次にくるサンプル204は連続した時間読取り信号をサンプリングし不連続デー

タサンプルを発生させる。この不連続データサンプル205はAGC202、アナログ/デジタルコンバータ206、クロック再生回路208に送られる。クロック再生回路208はクロック信号209をサンプル204と解読器207に送る。アナログ/デジタルコンバータ206はデータ信号210を発生させるため解読器207が組み込まれている解読器207にデジタル化したサンプル値を送る。

【0020】ここで説明する検出及び解読方法はアナログ/デジタルのいずれの方式でも実行可能である。デジタル方式を用いた場合アナログ/デジタルコンバータ(ADC)はサンプルをデジタル値に変換する。ADCが不必要な場合にはアナログ解読器の利用が可能である。システム用の等化器もアナログあるいはデジタルのいずれでも用いることができる。解読器はデジタルの場合はADCの後に配置する。アナログ方式の場合は図2に示したようにフィルタと組み合わせることができる。

【0021】図3(A)は雷打電流の一回の変化を表している。図3(B)は一回の変化に対する等化応答を示している。図のように正の応答パルスは正の雷打電流の変化から発生する。同様に負の雷打電流の変化は負の応答パルスを発生させる。本発明のサンプル値は時間T<sub>1</sub>で採取される。ここで、K=0...5である。T<sub>1</sub>...T<sub>5</sub>で採取されたサンプル値は、それぞれ、0、α、β、β、α、0である。自動利得制御回路AGC202はサンプル値βを所定の大きさに調整する。

【0022】本発明のサンプリング点とML(1, 7)チャネルで使用される従来のEPR4波形のサンプリング点とを比較すると、本発明のサンプリング点は1/2クロックサイクルずれている。EPR4波形のサンプリング点は時間T'K'(ここで、K=0...5とする)で採取されたサンプルとして図3(B)に示されている。EPR4波形のサンプリング点T'は、応答のピークに正確に発生するため、信号から読取りクロックを抽出するにはさらに信号処理が必要である。しかし、本発明の方法では時間T<sub>1</sub>とT<sub>5</sub>で採取されたサンプルは応答ピークのいずれかの側に約1/2クロックサイクルずれて採取されている。この特徴により、本発明のシステムはサンプルデータから読取りクロックを直接検出することができる。

【0023】読取りクロックは電圧制御発振器(VCO)駆動用のサンプルデータ位相検出器のフェーズロックループにより検出される。VCOと読取り信号の間の位相エラーはサンプリングされた隣接する信号値のレベルを比較することにより得られる。位相検出器はサンプル信号値を直接モニターするためタイミングのずれがなく、したがって、プログラマブル遅延線は不要である。検出されたクロックはタイミング制御信号としてサンプルと解読器に送られる。

【0024】図3は本発明のタイミング再生回路の実施

例のブロック図である。図2のサンプル204は信号209により制御されるスイッチとして表されている。サンプル信号205は遅延手段713、加算器714、閾値比較器ブロック716に送られる。閾値比較器ブロック716はサンプル信号が正の検出閾値以上であるか、負の検出閾値以下であるか、そのどちらでもないか、を決定する。このような状況下での出力はそれぞれ、 $+1$ 、 $-1$ 、 $0$ である。比較器716の出力は遅延手段717と論理ブロック718（入力 $x_n$ ）として示される）に送られる。

【0025】遅延手段713と717は1クロック期間の遅延でシステムによりアナログまたはデジタルのハードウェアに組み込むことができる。たとえば、アナログ\*

$x_n$	$x_{n-1}$	出力
$+1$	$+1$	$+1$
$-1$	$-1$	$-1$
$0$	$d$	$0$
$d$	$0$	$0$
$+1$	$-1$	$0$
$-1$	$+1$	$0$

【0027】論理回路718はこのようなピークには1、その他は0の大きさを有するスケールングファクタ719を発生させる。スケールングファクタはピークが正ピークか負ピークかにより正または負になる。差信号715にスケールングファクタ719を乗じると、遅れた正または負のピークがそれぞれ先行する正または負ビークから区別される。

【0028】基準化された差信号は次のループフィルタ722を駆動させるのに使用される充電/放電電流を定めるために電圧/電流変換器(Gm)721に送られる。ループフィルタ722の出力制御電圧信号は、接続されている電圧制御発振器(VCO)723の動作周波数を規定する。VCO723の出力209はブロック204のサンプリングを制御するために使われるクロック信号である。フィードバックが行われ信号ピークの両側のピークいずれに対してもサンプル値の大きさが同じでピークからはば等距離になるように、入力信号に対して同相にロックするフェーズロックループが形成される。

要素713-720で構成されるサンプルデータ位相検出器はフェーズロックループの一部であり、位相サンプルは直接検出されるためプログラマブル遅延は不要で、また、先行技術のピーク検出回路で行われていたようなシステムへのノイズ注入は必要ではない。

【0029】図2の回路では解読器207は5つの関数計算器と比較器、状態機から構成される。状態機の各状態間の変換ルールはデータサンプルの関数値とある特定

\* 遅延はサンプルアンド・ホールドで行うことができる。デジタル遅延はレジスタにより行うことができる。遅延手段713の出力 $y_1$ は減算器714においてサンプル入力205（ $y_0$ ）と表される）から減算される。この結果得られる差715は乗算器720に送られる。遅延手段717の出力 $x_1$ は論理回路ブロック718に送られる。論理回路ブロック718の出力719は乗算器720に送られる。

【0026】論理回路ブロック718は、以下の状態図にしたがって出力を発生させる（ $d$ は「かまわない」状態を示す）。

【表1】

の状態依存閾値の間の比較の論理結果に依存する。一回の変化における等化応答内には4つの非ゼロサンプルがあるため解読器の状態を表すには4ビットが必要である。解読器の状態は書き込み電流の最後の4つの二進論理レベルとして規定される。この形式のため状態機は4ビットシフトレジスタとともに用いられる。この4ビットは16の状態を表す。しかし、これらの16の状態のうち正当な（1, 7）コードパターンは10個だけである。図4（A）はすべての正当なパターンと各状態間の変化を示している。

【0030】番目のクロックサイクルにおけるサンプル信号値を $y_i$ とし、 $a_i, b_i, c_i, d_i$ を $i$ の時間における解読器の状態とする。以下の説明では、 $y_0$ はクロックサイクル $i=0$ に対応し、解読されつつある現在のサンプル値を表している。 $a_i, b_i, c_i, d_i$ は解読器の現在の状態を、 $a_1, b_1, c_1, d_1$ は次の状態を表している。 $y_1, y_2, y_3, y_4$ は4つの先読みサンプルである。

【0031】解読器207の役割はクロックサイクル1と2の間にピークが存在するかどうかを決定すること、これにより次の状態が決定される。図5（A）と5（B）は解読器の解読アルゴリズムを示している。解読器はまず、サンプル値 $y_0, y_1, y_2, y_3, y_4$ の5つのリニア関数（ $F_0, F_1, F_2, F_3, F_4$ ）の結果を計算する。これらの関数の結果は5つの異なる状態依存閾値と比較される。この比較の論理結果は決定変数A、

B, X, Y, Zに割り当てられる。これらの決定変数の値及び現在の状態 $a_s, b_s, c_s, d_s$ に基づいて、解読器は図5(B)のルールにしたがって次の状態及び解読されたデータが何であるかを決定する。

【0032】関数F, とF, は基線線チェック関数である。これらはサンプル値が変化により発生するピークを示すために必要な最小の大きさの閾値を越える信号を表しているかどうかを決定する。チャネル内のノイズによるスプリアスピークはこゝして無視される。関数F, は図3(B)に示したように標準ピークが発生したかどうかを決定する。関数F, は次の負のピークによりひずみを起こす可能性のある信号内の基準線状態についてテストするようになっている。ピークが検出される場合F, かF, は真でなくてはならない。

【0033】関数F, , F, , F, は、サンプル値が所定のピークモデルに適合するかどうかを決定する。F, はピークを形成しない有効サンプルモデルの一番近いものからピークを区別するための最低条件を満足しているかどうかのテストを行う。F, はF, と同じテストを行うが閾値はさらに厳しい。したがって、F, が真になるためには、サンプルモデルはその他の組合せから区別するため、理想的なピークモデルに充分近くなければならない。次のピークによりひずみを起こしたピークは以下の厳\*

$$\begin{aligned} & (y_{s1} - y_{s1}) y_s + (y_{s1} - y_{s1}) y_s + (y_{s1} - y_{s1}) y_s + (y_{s1} - y_{s1}) y_s \\ & < (y_{s1} - y_{s1}) (y_{s1} + y_{s1}) + \dots + (y_{s1} - y_{s1}) (y_{s1} + y_{s1}) \end{aligned}$$

【0036】各モデルが等しくなるサンプル点ではkがその関連サンプル点である因数 $(y_{s1} - y_{s1})$ はキャンセルされる。負の位相すなわち負の変化では各閾値は同じであるがこの不等式は逆になり、決定関数に $\dots 1$ が乗算される。次の状態は(1, 7)コーディング法により制限されるため、図5(A)には状態0001, 1001, 1110, 0110についての決定は示されていない。

【0037】解読されたデータはクロックサイクルゼロにおいて変化があるかどうか、すなわち状態ビット $c_s$ から $d_s$ への変化があるかどうかを示している。この解読データはほとんどのRLZ(1, 7)解読器とコンパチブルである。図5(A)に示した閾値は名目値と考えられる。すべての条件で最大のマージンが得られるようにこれらの閾値を微調整することにより性能を改善することができる。また、さらに性能を改善するためこの新しいチャネルには広く用いられている過渡前補償技術を適用することもできる。しかし、最適値に到達するよう閾値を調整する必要がある。過渡前補償はノイズ帯域幅を小さくするよう等化器を調整する場合に起こる付加的なピークシフトを少なくするために用いられる。

【0038】前述したアルゴリズムのはかに、さらに容易に実現できるように簡略化解読アルゴリズムがある。この修正された解読機能ではチャネルの堅固さと適用の

\* しいテストをパスできない。しかし、F, は近接するピークのためにひずみを起こしたピークの典型的なサンプル組合せについてテストする。したがって、ひずみを起こしていないピークについてはF, とF, が真になり付近のピークによりゆがめられたピークについてはF, とF, が真になる。したがって、この結果得られる「ピーク検出」2進決定は $(A+B) \& X \& (Y+Z)$ となる。この2進決定が真であれば(1, 7)コーディングで禁止されていない限り出力部及び状態機に変化が指示される。

【0034】個々の決定関数の閾値は期待されるサンプルモデルとその近くに来る次の有効サンプルモデル間のエラーを最小にすることにより決定される。こうして、次の有効状態が現在の状態により決定されるため、各関数の閾値は現在の状態に依存する。たとえば、サンプル組合せのエラーは以下のように規定される。

$$E = (y_s - y_s)^2 + (y_s - y_s)^2 + (y_s - y_s)^2 + (y_s - y_s)^2 + (y_s - y_s)^2$$

ここで、 $y_s, y_s, y_s, y_s, y_s$ はモデルに期待される値である。

【0035】第二のモデルではなく第一のモデルが選択されるためには $E_1 - E_2 < 0$ となる。これにより、次のように閾値決定が行われる。

$$(y_{s1} - y_{s1}) y_s + (y_{s1} - y_{s1}) y_s + (y_{s1} - y_{s1}) y_s$$

容易さとの間で妥協が行われている。一般的解読アルゴリズムでは係数 $K_1$ と $K_2$ は通常はかなり小さい。そのため、 $K_1 y_s$ と $K_2 y_s$ の項は関数からはずすこともできる。通常は1.5〜2.5の間にある $K_1$ は2の値により近似することができる。 $y_s$ 項がすべて無視されるため解読器状態を表すビット数は4から3に減らすことができる。図4(B)は8個の有効な(1, 7)コードデータパターンとこれらの状態の間の可能な変化のすべてを示している。

【0039】図8(A)と8(B)は簡略化したアルゴリズムを示している。複雑さはかなり減少している。関数内のすべての計算は単純な加算や減算である。したがって、この簡略化したアルゴリズムはアナログかデジタルの手ごころなハードウェアで実現することができる。すべての閾値は値 $\alpha$ と $\beta$ から標準に導くことができる。 $\beta$ の値はAGCにより規定されたレベルに調整されることが多い。 $\alpha$ の値は数計を単純にするため一定の定数とすることができる。チャネルの強度を増すために、 $\alpha$ を進行中に常に使用することができることもデータブロックの前の信号パターンの構成を簡率することができる。以上、チャネル内で信号を処理するための新しい方法について説明した。

【図面の簡単な説明】

【図1】従来技術の(1, 7)MLチャネルのプロック

図。

〔図2〕本発明のRLLチャネルの実施例のブロック図。

〔図3〕磁気記録システムにおける書き込み電流の一回の変化の説明図及び一回の書き込み電流変化に対する等化応答の説明図。

〔図4〕本発明の一般解読アルゴリズムにおける有効状態変化の説明図及び本発明の簡略化解読アルゴリズムの有効状態変化の説明図。

〔図5〕本発明の一般解読アルゴリズムのための関数及び決定閾値の表及び一般解読アルゴリズムの決定過程における次の状態と解読されたデータを示す表。

〔図6〕本発明の簡略化解読アルゴリズムのための関数及び決定閾値の表及び簡略化解読アルゴリズムの決定過程における次の状態と解読されたデータを示す表。

〔図7〕従来技術のクロック再生システムのブロック図。

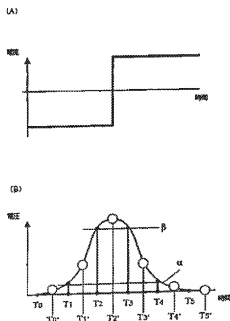
〔図8〕本発明のクロック再生システムの実施例のブロック図。

〔符号の説明〕

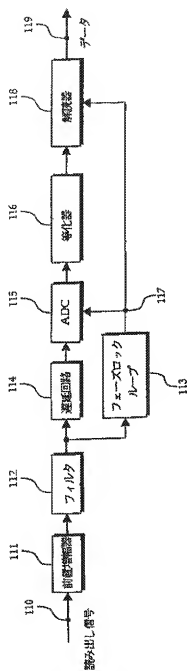
- \* 111、201 前置増幅器  
 112 フィルタ  
 113 フェーズロックループ  
 114 遅延回路  
 115、206 ADC  
 116 等化器  
 118、207 解読器  
 202 AGC  
 203 フィルタ/等化器  
 204 サンプラ  
 208 クロック再生  
 706 ゼロクロス検出器  
 708、716 閾値比較器  
 710 ANDゲート  
 718 論理回路  
 721 電圧/電流変換器  
 722、732 ループフィルタ  
 723、733 VCO  
 731 位相検出器

\*20

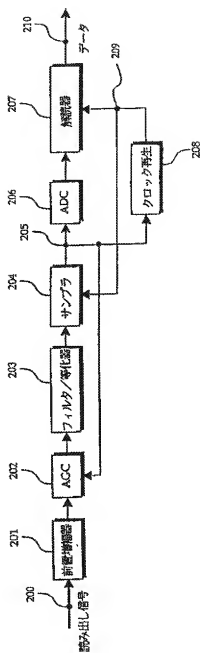
〔図3〕



【図1】



【図2】





〔図5〕

(A)

正の位相						
先取りサンプル値 の関数	各状態における名目閾値					決定変数
	0000	1000	1100	0001	1001	
基準値チェック $F_s = y_1 + y_2$ $F_b = y_1 + y_2 - y_3$	$F_s > \beta$ $F_b > \beta$	$F_s > \beta$ $F_b > \beta$	$F_s > \beta - \alpha$ $F_b > \beta - \alpha$	-	-	A B
$F_s = y_1 - y_3 + k_1 y_0$ $F_r = y_1 - y_3 + k_1 y_0$ $F_z = y_2 - y_4 - k_2 y_0 - k_3 y_1$	$F_s > 0$ $F_r > \alpha$ $F_z < TH_z$	$F_s > -k_1 \alpha$ $F_r > \alpha - k_1 \alpha$ $F_z < TH_z - k_2 \alpha$	$F_s > -\alpha - k_2 \beta$ $F_r > -k_2 \beta$ $F_z < TH_z - k_2 \beta - k_3 \alpha$	-	-	X Y Z
負の位相						
先取りサンプル値 の関数	各状態における名目閾値					決定変数
	1111	0111	0011	1110	0110	
基準値チェック $F_s = y_1 + y_2$ $F_b = y_1 + y_2 - y_3$	$-F_s > \beta$ $-F_b > \beta$	$-F_s > \beta$ $-F_b > \beta$	$-F_s > \beta - \alpha$ $-F_b > \beta - \alpha$	-	-	A B
$F_s = y_1 - y_3 + k_1 y_0$ $F_r = y_1 - y_3 + k_1 y_0$ $F_z = y_2 - y_4 - k_2 y_0 - k_3 y_1$	$-F_s > 0$ $-F_r > \alpha$ $-F_z < TH_z$	$-F_s > -k_1 \alpha$ $-F_r > \alpha - k_1 \alpha$ $-F_z < TH_z - k_2 \alpha$	$-F_s > -\alpha - k_2 \beta$ $-F_r > -k_2 \beta$ $-F_z < TH_z - k_2 \beta - k_3 \alpha$	-	-	X Y Z

$$k_1 = \alpha / (\beta - \alpha)$$

$$k_2 = \alpha / (\beta - 2\alpha)$$

$$k_3 = (\beta - \alpha) / (\beta - 2\alpha)$$

$$TH_z = ((2 - k_2) \beta - (k_2 + k_3) \alpha) / 2$$

(B)

現在の状態	次の状態／解読データ	
	$(A+B) \& k_1(Y+Z)=0$	$(A+B) \& k_2(Y+Z)=1$
正の位相		
0000	0000/0	0001/0
0001	0011/1	0011/1
1000	0000/0	0001/0
1001	0011/1	0011/1
1100	1000/0	1001/0
負の位相		
0011	0111/0	0110/0
0110	1100/1	1100/1
0111	1111/0	1110/0
1110	1100/1	1100/1
1111	1111/0	1110/0

〔図6〕

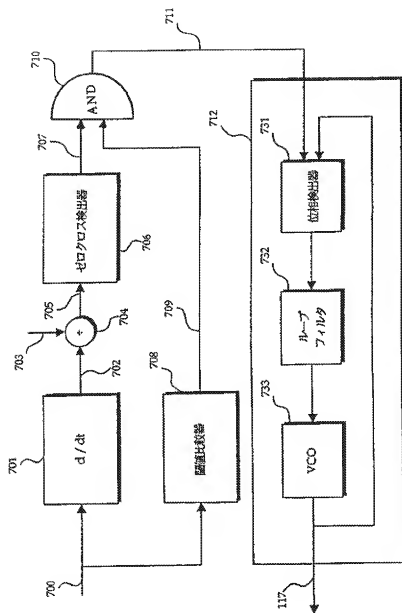
(A)

先取りサンプル値 の関数	各状態における名目関値					決定 変数
	100	000	001	011	111	110
$F_a=y_1+y_e$ $F_b=y_1+y_e-y_3$	$F_a > \beta - \alpha$ $F_b > \beta - \alpha$	$F_a > \beta$ $F_b > \beta$	— —	$-F_a > \beta - \alpha$ $-F_b > \beta - \alpha$	$F_a > \beta$ $F_b > \beta$	— — A B
$F_a=y_1-y_3$ $F_v=y_1-y_3$ $F_s=y_3-2y_1-y_4$	$F_a > -\alpha$ $F_v > 0$ $F_s > \alpha$	$F_a > 0$ $F_v > \alpha$ $F_s < -\alpha$	— — —	$-F_a > -\alpha$ $-F_v > 0$ $-F_s < \alpha$	$-F_a > 0$ $-F_v > \alpha$ $-F_s < -\alpha$	— — — X Y Z

(B)

現在の状態	次の状態／解読データ	
	$(A+B) \oplus X \oplus (Y+Z)=0$	$(A+B) \oplus X \oplus (Y+Z)=1$
正の位相 100 000 001	000/0 000/0 011/1	001/0 001/0 011/1
負の位相 011 111 110	111/0 111/0 100/1	110/0 110/0 100/1

【図7】



【図8】

